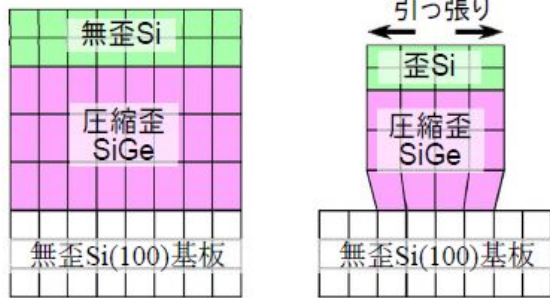
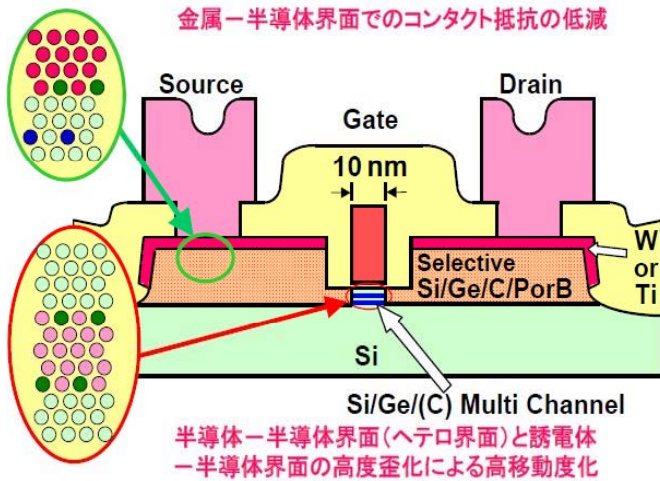


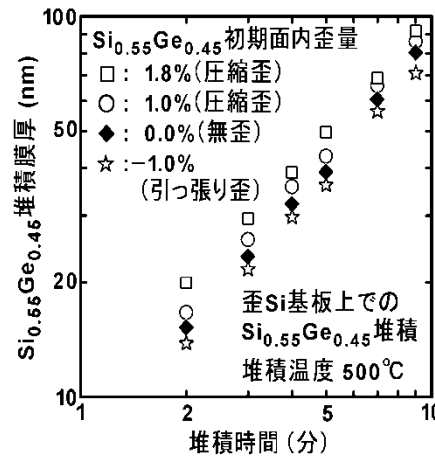
省エネルギーSiベースIV族半導体原子制御プロセス

ナノ・スピン実験施設ナノヘテロプロセス研究部 室田淳一

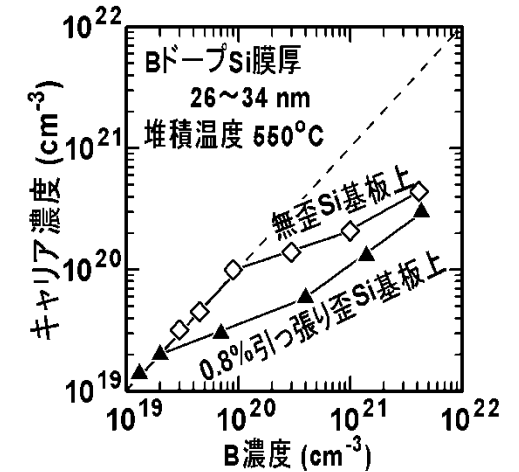


(a)圧縮歪SiGeと無歪Si形成 (b)引っ張り歪Si形成

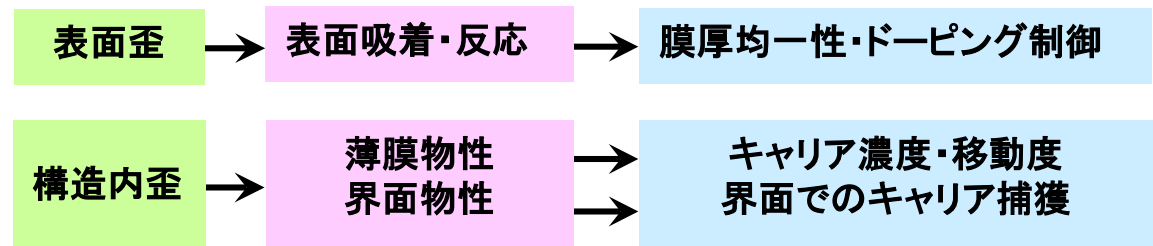
歪ヘテロ構造の微細加工により、欠陥が発生することなく新たな歪が発生する



表面歪の存在下では、表面反応速度定数が変化する



引っ張り歪の存在下では、活性不純物の固溶度が変化する



原料ガスの表面吸着・反応への表面歪の影響を極限まで抑え、歪制御原子層積層を可能にする。CVD原子層積層装置の省エネルギー化と生産の高スループット化を図り、非平衡不純物原子層制御によるIV族半導体の超高キャリア濃度化、原子層レベルでのSi及びGeの歪制御によるエネルギーバンド構造制御と超高キャリア移動度化を可能にする。そして超高速・超低消費電力・高機能化の可能なSi集積回路の実現に必須なSiベースIV族半導体原子制御プロセスの省エネルギー化を実現する。